

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申 請 日：西元 2003 年 05 月 09 日
Application Date

申 請 案 號：092112663
Application No.

申 請 人：中原大學
Applicant(s)

局 長
Director General

蔡 緣 生

發文日期：西元 2003 年 7 月 10 日
Issue Date

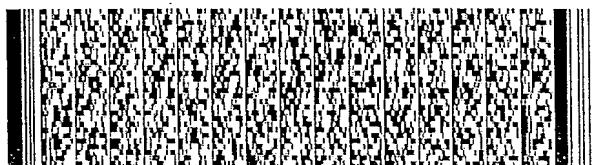
發文字號：09220697040
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一 發明名稱	中文	離子感測電路
	英文	
二 發明人 (共6人)	姓名 (中文)	1. 鍾文耀 2. 艾佛列德. 克西斯卡 3. 林永裁
	姓名 (英文)	1. 2. Alfred Krzykow 3.
	國籍 (中英文)	1. 中華民國 TW 2. 波蘭 PL 3. 中華民國 TW
	住居所 (中 文)	1. 桃園縣楊梅鎮三民路二段172巷9弄14號 2. 波蘭. 布魯斯卡. 05-803艾威街7/24號 3. 雲林縣土庫鎮西平里信義街64號
	住居所 (英 文)	1. 2. 7/24 Ewy Str. Zip code 05-803 Pruszkow Poland 3.
	申請人 (共1人)	名稱或 姓名 (中文)
	名稱或 姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 桃園縣中壢市普忠里普仁22號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 熊慎幹
	代表人 (英文)	1.



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人 (共6人)	姓名 (中文)	4. 多拉卡. 傑諾威法. 皮加洛斯卡 5. 楊忠煌 6. 華雷弟斯洛. 托畢克斯
	姓名 (英文)	4. Dorota Genowefa Pijanowska 5. 6. Wladyslaw Torbicz
	國籍 (中英文)	4. 波蘭 PL 5. 中華民國 TW 6. 波蘭 PL
	住居所 (中 文)	4. 波蘭. 尼耶波瑞特. 05-126 洛歐里派街8號 5. 金門縣金湖鎮新湖村22鄰信義新村82號 6. 波蘭華沙02-758 博克斯卡街5/32號
	住居所 (英 文)	4. 8 Nowolipie Str. Zip code 05-126 Nieporek Poland 5. 6. 5/23 Burgaska Str. Zip code 02-758 Warsaw Poland
	三、 申請人 (共1人)	名稱或 姓名 (中文)
名稱或 姓名 (英文)		
國籍 (中英文)		
住居所 (營業所) (中 文)		
住居所 (營業所) (英 文)		
代表人 (中文)		
代表人 (英文)		



四、中文發明摘要 (發明名稱：離子感測電路)

一種離子感測電路，包括有一橋式感測電路，與一差動放大電路，橋式感測電路係在定電壓與定電流的工作區間下檢測離子濃度，差動放大電路係用以比較橋式感測電路之輸出與一參考電壓，所輸出之差值電壓輸入至橋式感測電路，使得定電壓與定電流的工作區間得以形成。主要特徵在於以參考電極接地 / 橋式源極浮接電路組態，解決先前技術中之離子感測電路無法以 CMOS 製程技術進行積體電路製造以及應用於感測器陣列效益不佳之問題。

五、(一)、本案代表圖為：第 4 圖

(二)、本案代表圖之元件代表符號簡單說明：

100	橋式感測電路
200	差動放大電路
ISFET	場效型離子感測電晶體
Ref	參考電極
OP1	第一放大器

六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：離子感測電路)

OP2	第二放大器
R1	第一阻抗元件
R2	第二阻抗元件
R3	第三阻抗元件
R4	第四阻抗元件
R5	第五阻抗元件
R6	第六阻抗元件
R7	第七阻抗元件
C1	第一電容
C2	第二電容
Tin	輸入端
Tout	輸出端

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

無

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

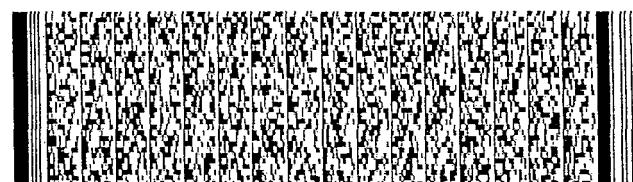
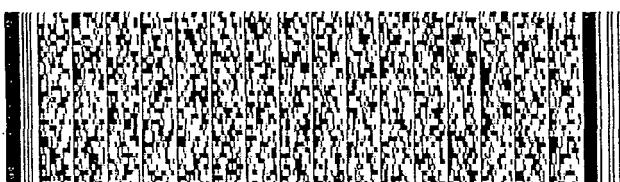
本發明係關於一種感測器電路，特別是一種與 CMOS 製程技術相容且易於積體化之離子感測場效電晶體感測器。

【先前技術】

微電子技術之發展已使極小型半導體感測器對化學濃度具有反應，場效型離子感測電晶體 (Ion-Sensitive Field Effect Transistor, ISFET) 是七十年代出現並迅速發展的一種微型化感測元件，其為一電化學與微電元件相結合的產品。ISFET 可選擇性量測電解液中離子的活動，為一阻抗轉換元件，其結合金氧半場效電晶體 (MOSFET) 低輸出阻抗及離子選擇電極 (Ion Selective Electrode, ISE) 之動作原理。ISFET 具有快速的反應時間、高敏感性、整批處理的能力、體積小及單一晶片電路整合之潛力，並可與 CMOS 製程技術相容，這些優點使得它成為大型積體電路化學感測器陣列之最佳選擇。

相較於 MOSFET 元件，ISFET 以電解液及參考電極取代金屬或複晶矽閘極。藉著感測膜與電解液反應，由於不同濃度之溶液或不同離子之敏感度造成 ISFET 不同之臨界電壓變化量，可藉由讀出電路，將氫離子 (H^+) 濃度或其他離子變化訊號之擷取出來。

對於以上的概念，習知技術已提出許多的讀出電路，請參考『第 1 圖』，為定汲源極電壓 / 定汲源極電流 (Constant Voltage/Constant Current) 之讀出電路組態，係為參考電極浮接之讀出電路組態進行溶液離子濃度



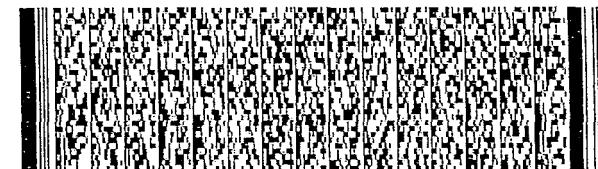
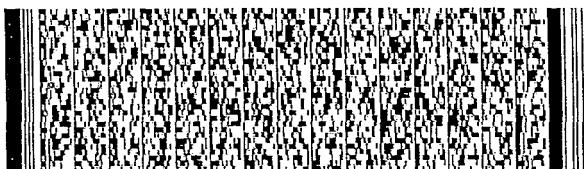
五、發明說明 (2)

檢測。場效型離子感測電晶體 ISFET 之汲極耦接至第一放大器 OP1 之輸出端，其正輸入端輸入有一固定電壓，例如圖中的 0.7 伏特，負輸入端迴授至輸出端，ISFET 之源極耦接至第二放大器 OP2 的負輸入端，並同時耦接一電阻 R 至接地端，第二放大器 OP2 之正輸入端輸入有一固定電壓，例如圖中的 0.5 伏特，第二放大器 OP2 之輸出端耦接至 ISFET 之參考電極 Ref，在此讀出電路架構之下，兩個放大器之正輸入端所輸入的固定電壓，使得 ISFET 的源極與汲極間維持一固定之電壓差，溶液離子濃度檢測結果係由參考電極 Ref 輸出。

『第 1 圖』中所揭露的讀出電路組態易於積體化實現，適於感測膜確定之 ISFET 特性檢測，藉由不同濃度之溶液反應在參考電極（閘極）之輸出電壓。

然而『第 1 圖』中之讀出電路運用在多重感測器或感測器陣列中，由於每一 ISFET 需要一參考電極，因此感測陣列中之感測器數量增加時，所需之參考電極亦隨之增加，在電路設計上並不符經濟效益。此種參考電極浮接之讀出電路組態並不適用於大量製作或商業上的發展。

『第 2 圖』中所示，則是所有感測器使用同一組讀出電路，亦即使用單一參考電極讀出溶液離子濃度。『第 2 圖』中的架構主要包括有一第一場效型離子感測電晶體 ISFET1 與一第二場效型離子感測電晶體 ISFET2，其汲極係耦接在一起，ISFET1 之汲極耦接至一第一放大器 OP1 之輸出端，其正輸入端輸入有一固定電壓，例如圖中的 0.7 伏



五、發明說明 (3)

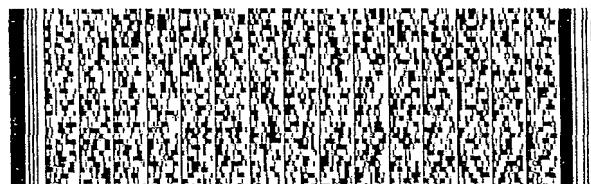
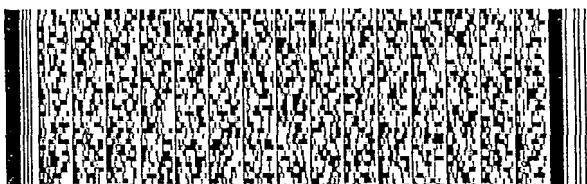
特，負輸入端迴授至輸出端。ISFET1與ISFET2之源極分別耦接有一類比開關CH1與CH2，由多工器進行切換，CH1與CH2並耦接至第二放大器OP2的負輸入端，並同時耦接一電阻R至接地端。第二放大器OP2之正輸入端輸入有一固定電壓，例如圖中的0.5伏特，第二放大器OP2之輸出端耦接至參考電極，兩個放大器之正輸入端所輸入的固定電壓，使得ISFET的源極與汲極間維持一固定之電壓差。

『第2圖』中讀出電路，其主要的優點可節省晶片面積及功率消耗，但類比開關之導通電阻、切換所產生之溫度上升及雜訊干擾，則是存在待解決問題點。因為同一時間僅有一ISFET動作，在切換至下一個ISFET前，須有足夠的穩定時間，故感測器無法在同時間運作，此種情況在感測器陣列中ISFET數目增多時尤其嚴重。亦即完成感測器陣列中ISFET檢測所需之切換時間，其所讀取之訊號隱含著ISFET本身之漂移誤差。

『第1圖』與『第2圖』的架構之讀出電路僅適於感測膜確定，並已確知離子感測場效型電晶體之臨界電壓絕對值與離子濃度之變化趨勢。

因此，對於非特定之離子感測場效型電晶體，面對一組未篩選之離子感測場效型電晶體或具不同電性參數之離子感測場效型電晶體，先前技術提出一種如『第3圖』所示之讀出電路，為參考電極接地/橋式源極浮接讀出電路組態。

此架構包含電流源 I_{ref} 、定電壓源(配合可變電阻 R_V)



五、發明說明 (4)

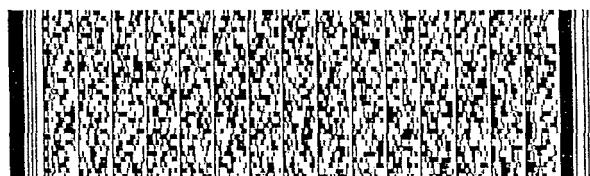
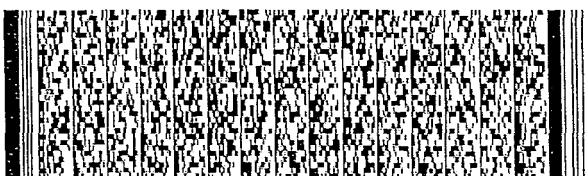
產生電壓)及運算放大器 OP組成的橋式組態，其中齊納二極體 ZN提供一特定電壓值之參考電壓，放大器 OP、電阻 Ra、電阻 Rb、電阻 Rc及離子感測場效型電晶體 ISFET組成電橋網路。此架構之優點因參考電極接地，故只需共用單個參考電極即可同時進行多個 ISFET之檢測，適於寬範圍多元未確定特性感測膜之 ISFET訊號讀出。然而，齊納二極體 ZN須要特殊製程技術，且其兩端電壓為浮動變化，故這種電路結構並不適於以標準 CMOS製程技術進行積體化。

【發明內容】

鑑於先前技術中之離子感測電路無法以 CMOS製程技術進行積體電路製造以及應用於感測器陣列，本發明的主要目的在於提供一種離子感測器電路，建構一參考電極接地/橋式源極浮接電路組態 ISFET感測器信號讀出電路，並可以藉以 CMOS製程技術製作，解決先前技術所存在的問題。

因此，為達上述目的，本發明所揭露之離子感測電路，包括有一橋式感測電路，與一差動放大電路，橋式感測電路係在定電壓與定電流的工作區間下檢測離子濃度，差動放大電路係用以放大橋式感測電路之輸出與一參考電壓，所輸出之差值電壓輸入至橋式感測電路，使得定電壓與定電流的工作區間得以形成。

本發明並配合揭露一參考電壓產生電路，用以產生上述之參考電壓，參考電壓產生電路係由複數個電阻、放大器、以及齊納二極體組成，以達到部分元件積體電路化製



五、發明說明 (5)

造的目的。在另一實施例中，參考電壓產生電路則由複數個電阻、放大器、以及雙載子接面電晶體組成，以達到完全積體化製造的目的。

本發明所揭露的離子感測器電路可同時攫取未知感測膜之增強型、空乏型多重感測器或感測器陣列訊號，無切換延遲時間之問題，且具有寬廣訊號操作範圍。同時，本發明所揭露的離子感測器電路只需單一參考電極，易於以標準 CMOS 製程技術積體化實現，同時也適用於以離子感測場效電晶體為基礎之多重感測器或感測器陣列訊號讀出電路。

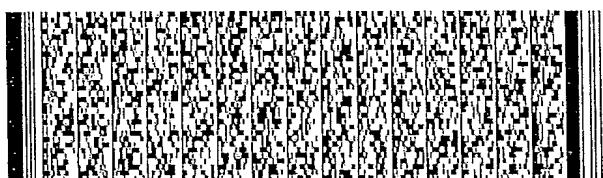
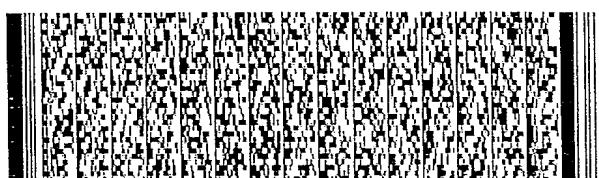
此外，本發明所揭露的離子感測器電路可提供工業界快速、穩定且準確檢測大量生產離子感測場效電晶體感測器特性之用，在讀取訊號時無切換延遲時間之問題。

有關本發明的特徵與實作，茲配合圖示作最佳實施例詳細說明如下。

【實施方式】

首先請參考『第 4 圖』，為本發明所揭露的離子感測器電路，主要改善無法將整體電路積體化製造的問題，在橋式感測電路的部分利用橋式架構，並將 ISFET 的參考電極 Ref 接地，其源極浮接，使得臨界電壓 V_t 的變化可由源極端得知。

此類感測器可直接安置於溶液中，當待測物與離子感應膜上的接受器產生反應後，離子感應膜即產生界面電位變化，信號則由源極 (source) 輸出。ISFET 為一種離子感



五、發明說明 (6)

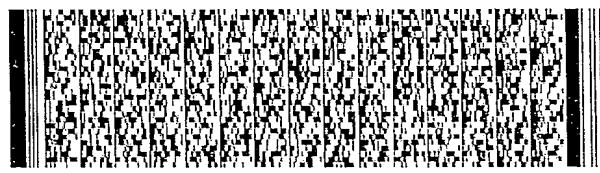
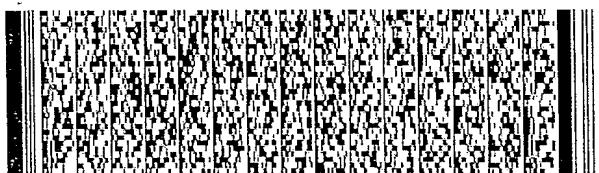
測元件，則是藉由電解液中離子的活性，來調變其汲極和源極間通道的臨界電壓。

如『第4圖』所示，橋式感測電路100係為一橋式電路，由第一阻抗元件R1、第二阻抗元件R2、第三阻抗元件R3、離子感測場效電晶體ISFET(以下簡稱電晶體ISFET)、以及一第一放大器OP1所組成，第一放大器OP1係為一種運算放大器。第一阻抗元件R1與第二阻抗元件R2串聯，第三阻抗元件R3與電晶體ISFET串聯，兩串聯電路以並聯方式耦接，第一放大器OP1之正輸入端耦接於第一阻抗元件R1與第二阻抗元件R2之間，負輸入端耦接於第三阻抗元件R3以及ISFET之汲極(Drain)之間，輸出端耦接於第二阻抗元件R2與ISFET的源極之間。ISFET的參考電極Ref為接地，源極為浮接。與習知的讀出電路相較，本電路僅需要單一的參考電極即可工作，在形成陣列型式之讀出電路同樣也僅需要單一參考電極。

由於橋式架構平衡關係及運算放大器輸入端虛短路之特性，產生ISFET的定電壓VDS，再以第三阻抗元件R3決定流過ISFET定電流IDS，因此，ISFET即可在定電流與定電壓範圍的操作區間工作。

定電壓係由輸入端Tin輸入，離子濃度由輸出端Tout讀出。差動放大電路200係由一第二放大器OP2與四個阻抗元件(R4、R5、R6以及R7)所組成，第二放大器OP2係為一種運算放大器。

第一放大器OP1之正輸入端與接地端之間耦接有一第



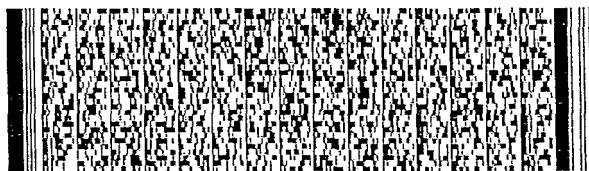
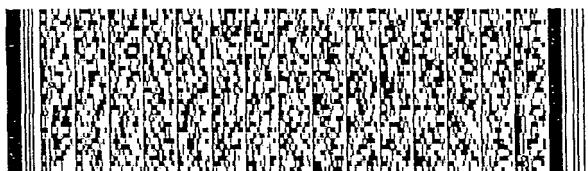
五、發明說明 (7)

一電容 C1，負輸入端與輸出端之間耦接有一第二電容 C2，分別用以作為旁路電容。

差動放大電路 200的兩個輸入電壓，其中之一為參考電壓 V_{ref} ，經由第四阻抗元件 R4輸入至第二放大器 OP2之負輸入端，另一輸入則來自橋式感測電路 100的輸出，經由第五阻抗元件 R5輸入至第二放大器 OP2的正輸入端，第六阻抗元件 R6係耦接於第二放大器 OP2之正輸入端與接地端之間，第七阻抗元件 R7係耦接於第二放大器 OP2之負輸入端與輸出端之間。

在『第 4圖』的電路架構下，ISFET將在定壓源與定電流之三極區工作，其閘極與源極間的電壓變化將與溶液酸鹼值呈線性關係，亦即與其中的離子濃度呈線性關係。與習知讀出電路相較，『第 4圖』係利用一差動放大電路 200與橋式感測電路 100耦接，並利用橋式感測電路 100橋式平衡特性，使得電晶體 ISFET可以在定電壓定電流的操作區間工作，以檢測正確的離子濃度。

『第 4圖』的電路架構配合參考電壓產生電路，請參考『第 5圖』，除了橋式感測電路 100與差動放大電路 200外，尚包括一增益放大電路 300與一電壓產生電路 400。電壓產生電路 400用以產生一定值電壓，經過增益放大電路 300放大後產生『第 4圖』中所示之參考電壓 V_{ref} 。增益放大電路 300中包括有一第三放大器 OP3，係為一種運算放大器，其輸出端迴授至負輸入端。電壓產生電路 400包括有一齊納二極體 ZN，P型側與一負電壓源 V_{ss} 之間串聯有一第



五、發明說明 (8)

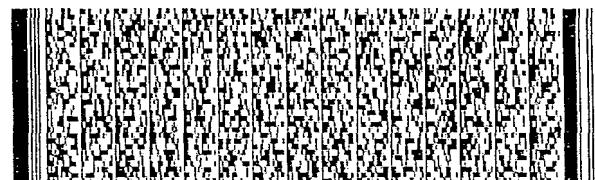
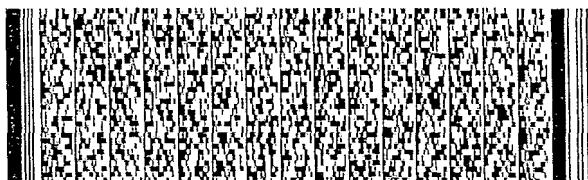
十阻抗元件 R10。N型側與第三放大器 OP3之正輸入端耦接有一第八阻抗元件 R8，而 P型側與第三放大器 OP3之正輸入端耦接有一第九阻抗元件 R9，第八阻抗元件 R8與第九阻抗元件 R9用以作為分壓元件。

與習知的讀取電路相較，電壓產生電路 400中的二極體 ZN的 N型側與接地端相接，P型側則與一負電壓源 V_{SS}相接，兩端電壓已由浮動變化轉變為一端參考接地，產生的電壓較習知電路穩定，且經過增益放大電路 300放大後，作為差動放大電路 200的參考電壓。解決了部分無法以 CMOS製程製造的缺點。

在多重感測器或感測器陣列之應用上，僅須於晶片外建置一組供所有電晶體 ISFET讀出電路所用且僅需單一參考電極，每一電晶體 ISFET擁有獨立之讀出電路，可同時攫取未知感測膜之多重感測器或感測器陣列訊號，無切換延遲時間之問題。

續請參考『第 6圖』，為本發明所揭露的第二實施例，除了具有『第 4圖』與『第 5圖』所揭露實施例的優點外，『第 6圖』中所揭露的電路可以完全積體電路化，更符合設計上的經濟效益。

電壓產生電路 500係為一種能隙電壓參考電路，包括有一第一雙載子電晶體 Q1與一第二雙載子電晶體 Q2，其基極 (Base) 相互耦接，集極 (Collector) 共同耦接至該接地端，該第一雙載子接面電晶體 Q1之射極 (Emitter) 耦接至該第四運算放大器 OP4之正輸入端，該第二雙載子

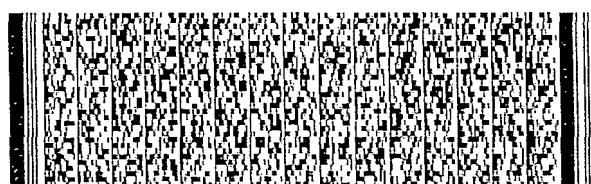


五、發明說明 (9)

接面電晶體 Q2 之射極經由一第十三阻抗元件 R13 耦接至該第四運算放大器 OP4 之負輸入端。第四運算放大器 OP4 之輸出端與正輸入端之間耦接有一第十一阻抗元件 R11，第四運算放大器 OP4 之輸出端與負輸入端之間耦接有一第十二阻抗元件 R12。

『第 6 圖』所揭露的第二實施例係以能隙電壓參考電路產生一不受溫度及電壓源影響之穩定電壓，並結合差值電壓放大器及橋式源極浮接電路，組成可完全積體電路化之參考電極接地 / 橋式源極浮接 ISFET 訊號讀出電路組態。在本實施例中，能隙電壓參考電路亦僅須設置一組，供感測器陣列中所有讀出電路使用。

基於生醫感測器之需求日增，藉由使用多重感測器或感測器陣列，可以大幅提升感測訊號之可靠度與穩定性。本發明揭露一種離子感測電路架構及設計方法，建構一寬廣範圍多重感測器或感測器陣列之橋式源極浮接組態氫離子訊號讀出電路，其適於以標準 CMOS 製程技術實現。其優點為本發明所揭露的離子感測電路具有寬廣訊號操作範圍，適用於不同架構如增強型、空乏型或不同感測薄膜之離子感測場效電晶體。由於參考電極接地，相較於傳統的開極感測讀出電路，本發明所揭露的離子感測電路只需單一參考電極，即可適用於以離子感測場效電晶體 (ISFET) 為基礎之多重感測器或感測器陣列訊號讀出電路。另外，本裝置可提供工業界快速，穩定且準確檢測大量生產離子感測場效電晶體感測器特性之用，同時擷取訊號，無切換



五、發明說明 (10)

延遲時間之問題。

雖然本發明以前述之較佳實施例揭露如上，然其並非用以限定本發明，任何熟習相像技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。



圖式簡單說明

第 1 圖，係為習知定汲源極電壓 / 定汲源極電流 / 參考電極浮接之讀出電路組態；

第 2 圖，係為另一習知定汲源極電壓 / 定汲源極電流 / 參考電極浮接之讀出電路組態；

第 3 圖，係為習知參考電極接地、橋式源極浮接讀出電路組態；

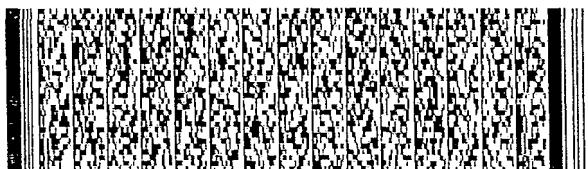
第 4 圖，係為本發明所揭露之參考電極接地 / 橋式源極浮接 ISFET 訊號讀出電路組態之第一實施例；

第 5 圖，係為本發明所揭露之第一實施例配合一電壓產生電路之電路圖；以及

第 6 圖，係為本發明所揭露之參考電極接地 / 橋式源極浮接 ISFET 訊號讀出電路組態之第二實施例。

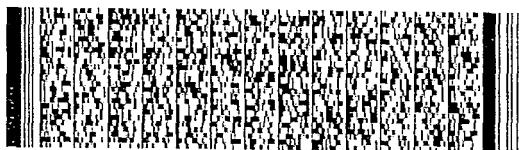
【圖式符號說明】

100	橋式感測電路
200	差動放大電路
300	增益放大電路
400	電壓產生電路
500	電壓產生電路
ISFET	場效型離子感測電晶體
ISFET1	第一場效型離子感測電晶體
ISFET2	第二場效型離子感測電晶體
OP1	第一放大器
OP2	第二放大器
OP3	第三放大器



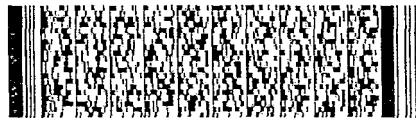
圖式簡單說明

OP4	第四放大器
OP	運算放大器
Ref	參考電極
CH1	類比開關
CH2	類比開關
Tin	輸入端
Tout	輸出端
R	電阻
Ra	電阻
Rb	電阻
Rc	電阻
Rv	可變電阻
Iref	電流源
R1	第一阻抗元件
R2	第二阻抗元件
R3	第三阻抗元件
R4	第四阻抗元件
R5	第五阻抗元件
R6	第六阻抗元件
R7	第七阻抗元件
R8	第八阻抗元件
R9	第九阻抗元件
R10	第十阻抗元件
R11	第十一阻抗元件



圖式簡單說明

- R12 第十二阻抗元件
R13 第十三阻抗元件
C1 第一電容
C2 第二電容
Q1 第一雙載子接面電晶體
Q2 第二雙載子接面電晶體



六、申請專利範圍

1. 一種離子感測電路，包括有：

一橋式感測電路，具有一輸入端與一感測輸出端，用以感測一電解液之離子濃度，該電路包括有一離子感測元件，具有一耦接至一接地端之參考電極，且其中一端耦合至該感測輸出端，以輸出該離子濃度；以及

一差動放大電路，其中之一輸入端輸入一參考電壓，另一輸入端耦接至該橋式感測電路之感測輸出端，以輸出一差值電壓至該橋式感測電路之輸入端中，俾使該離子感測元件在定電流與定電壓之工作狀態下感測該離子濃度。

2. 如申請專利範圍第1項所述之離子感測電路，其中該橋式感測電路更包括有：

一第一放大器；

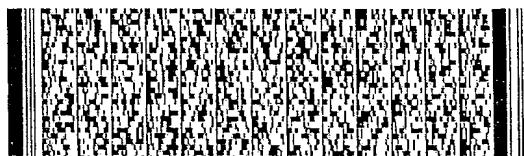
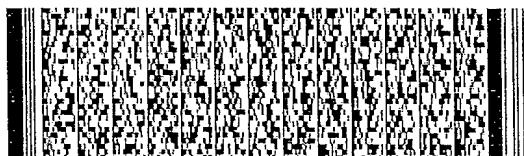
一第一阻抗元件，耦接於該橋式感測電路之輸入端與該第一放大器之正輸入端之間；

一第二阻抗元件，耦接於該第一放大器之正輸入端與輸出端之間；以及

一第三阻抗元件，耦接於該橋式感測單元之輸入端與該第一放大器之負輸入端之間，並決定該定電流值；

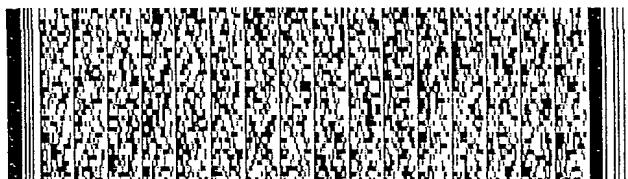
其中該第一運算放大器、該第一阻抗元件、該第二阻抗元件、該第三阻抗元件與該離子感測元件構成一橋式網路，俾以該離子感測元件操作於一定電壓與定電流之條件下。

3. 如申請專利範圍第1項或第2項所述之離子感測電路，其



六、申請專利範圍

- 中該離子感測元件係為一場效型離子感測電晶體，其中汲極係耦接至該第一放大器之負輸入端，源極端係耦接至該第一運算放大器之輸出端，該參考電極耦接至一接地端。
- 4.如申請專利範圍第2項所述之離子感測電路，其中該第一放大器之正輸入端與該接地端間更耦接有一第一電容。
- 5.如申請專利範圍第2項所述之離子感測電路，其中該第一放大器之負輸入端與該第一放大器之輸出端間更耦接有一第二電容。
- 6.如申請專利範圍第1項所述之離子感測電路，其中該差動放大電路包括有：
- 一第二放大器，其輸出端耦接至該橋式感測電路之輸入端；
- 一第四阻抗元件，耦接於該第二放大器之負輸入端與該參考電壓之間；
- 一第五阻抗元件，耦接於該橋式感測電路之輸出端與該第二放大器之正輸入端之間；
- 一第六阻抗元件，耦接於該第二放大器之正輸入端與該接地端之間；以及
- 一第七阻抗元件，耦接於該第二放大器之輸出端與該負輸入端之間。
- 7.一種離子感測電路，包括有：
- 一橋式感測電路，具有一輸入端與一感測輸出端，



六、申請專利範圍

用以感測一電解液之離子濃度，該電路包括有一離子感測元件，具有一耦接至一接地端之參考電極，且其中一端耦合至該感測輸出端，以輸出該離子濃度；

一電壓產生電路，用以根據一負電壓源產生一定值電壓；

一增益放大電路，用以放大該定值電壓為一參考電壓；以及

一差動放大電路，其中之一輸入端輸入該參考電壓，另一輸入端耦接至該橋式感測電路之感測輸出端，以輸出一差值電壓至該橋式感測電路之輸入端中，俾使該離子感測元件在定電流與定電壓之工作狀態下感測該離子濃度。

8.如申請專利範圍第7項所述之離子感測電路，其中該橋式感測電路更包括有：

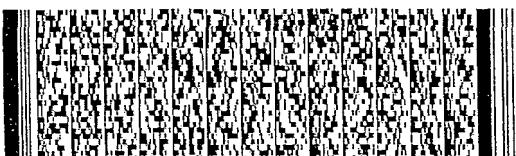
一第一放大器；

一第一阻抗元件，耦接於該橋式感測電路之輸入端與該第一放大器之正輸入端之間；

一第二阻抗元件，耦接於該第一放大器之正輸入端與輸出端之間；以及

一第三阻抗元件，耦接於該橋式感測單元之輸入端與該第一放大器之負輸入端之間；

其中該第一運算放大器、該第一阻抗元件、該第二阻抗元件、該第三阻抗元件與該離子感測元件構成一橋式網路，俾以該離子感測元件操作於一定電壓與定電流



六、申請專利範圍

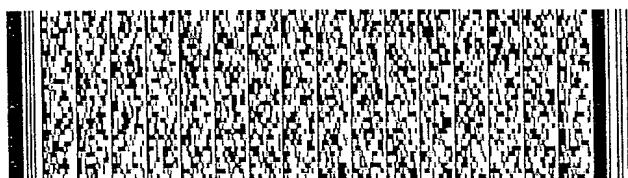
之條件下。

- 9.如申請專利範圍第7項或第8項所述之離子感測電路，其中該離子感測元件係為一場效型離子感測電晶體，其中汲極係耦接至該第一放大器之負輸入端，源極端係耦接至該第一運算放大器之輸出端，該參考電極耦接至一接地端。
- 10.如申請專利範圍第8項所述之離子感測電路，其中該第一放大器之正輸入端與該接地端間更耦接有一第一電容。
- 11.如申請專利範圍第8項所述之離子感測電路，其中該第一放大器之負輸入端與該第一放大器之輸出端間更耦接有一第二電容。
- 12.如申請專利範圍第7項所述之離子感測電路，其中該差動放大電路包括有：
- 一第二放大器，其輸出端耦接至該橋式感測電路之輸入端；
- 一第四阻抗元件，耦接於該第二放大器之負輸入端與該參考電壓之間；
- 一第五阻抗元件，耦接於該橋式感測電路之輸出端與該第二放大器之正輸入端之間；
- 一第六阻抗元件，耦接於該第二放大器之正輸入端與該接地端之間；以及
- 一第七電阻元件，耦接於該第二放大器之輸出端與該負輸入端之間。



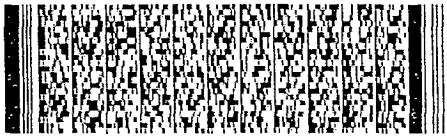
六、申請專利範圍

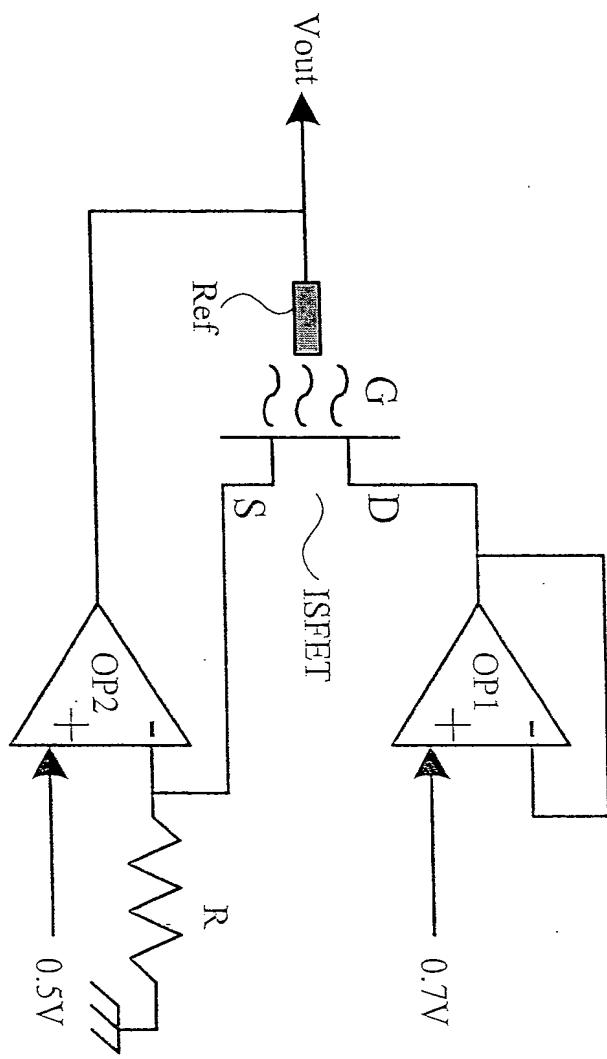
13. 如申請專利範圍第7項所述之離子感測電路，其中該增益放大電路包括有一第三放大器。
14. 如申請專利範圍第7項所述之離子感測電路，其中該電壓產生電路包括有一齊納二極體，其N型側係耦接至該接地端，P型側耦接至該負電壓源。
15. 如申請專利範圍第14項所述之離子感測電路，其中該第三放大器之正輸入端與該齊納二極體之N型側間更耦接有一第八阻抗元件。
16. 如申請專利範圍第14項所述之離子感測電路，其中該第三放大器之正輸入端與該齊納二極體之P型側間更耦接有一第九阻抗元件。
17. 如申請專利範圍第14項所述之離子感測電路，其中該齊納二極體之P型側與該負電壓源間更耦接有一第十阻抗元件。
18. 如申請專利範圍第7項所述之離子感測電路，其中該電壓產生電路包括有一第一雙載子接面電晶體、一第二雙載子接面電晶體以及一第四放大器，該等電晶體之基極相互耦接，集極共同耦接至該接地端，該第一雙載子接面電晶體之射極耦接至該第四運算放大器之正輸入端，該第二雙載子接面電晶體之射極耦接至該第四運算放大器之負輸入端。
19. 如申請專利範圍第18項所述之離子感測電路，其中該第二雙載子接面電晶體之射極與該第四放大器之負輸入端之間更耦接有一第十三阻抗元件。



六、申請專利範圍

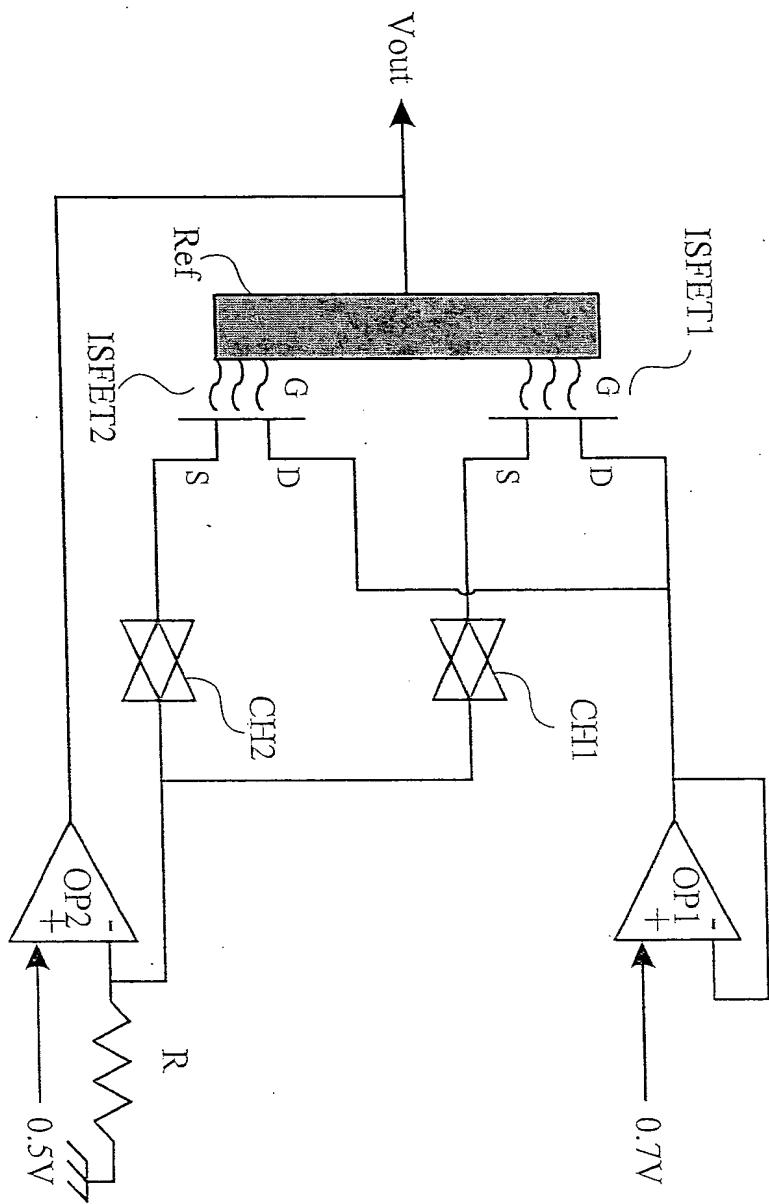
20. 如申請專利範圍第18項所述之離子感測電路，其中該第四放大器之正輸入端與輸出端間更耦接有一第十一阻抗元件。
21. 如申請專利範圍第18項所述之離子感測電路，其中該第四放大器之負輸入端與輸出端間更耦接有一第十二阻抗元件。

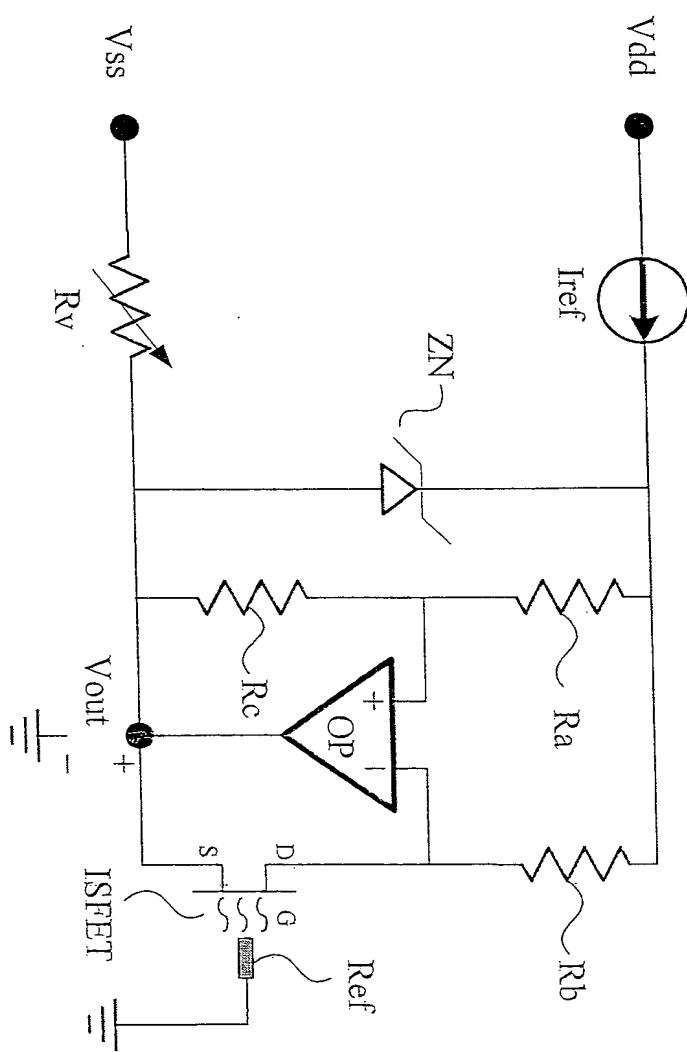




第1圖（先前技術）

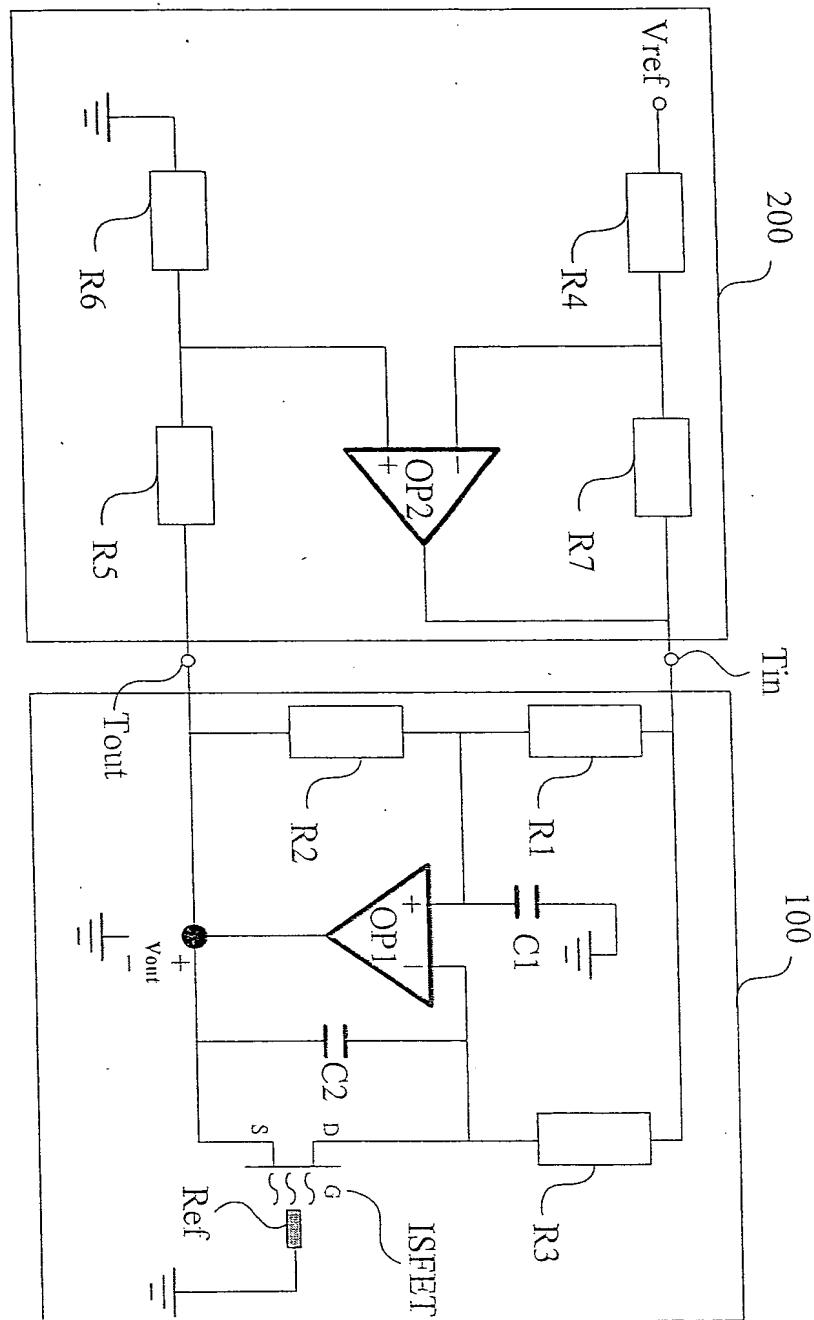
第2圖（先前技術）



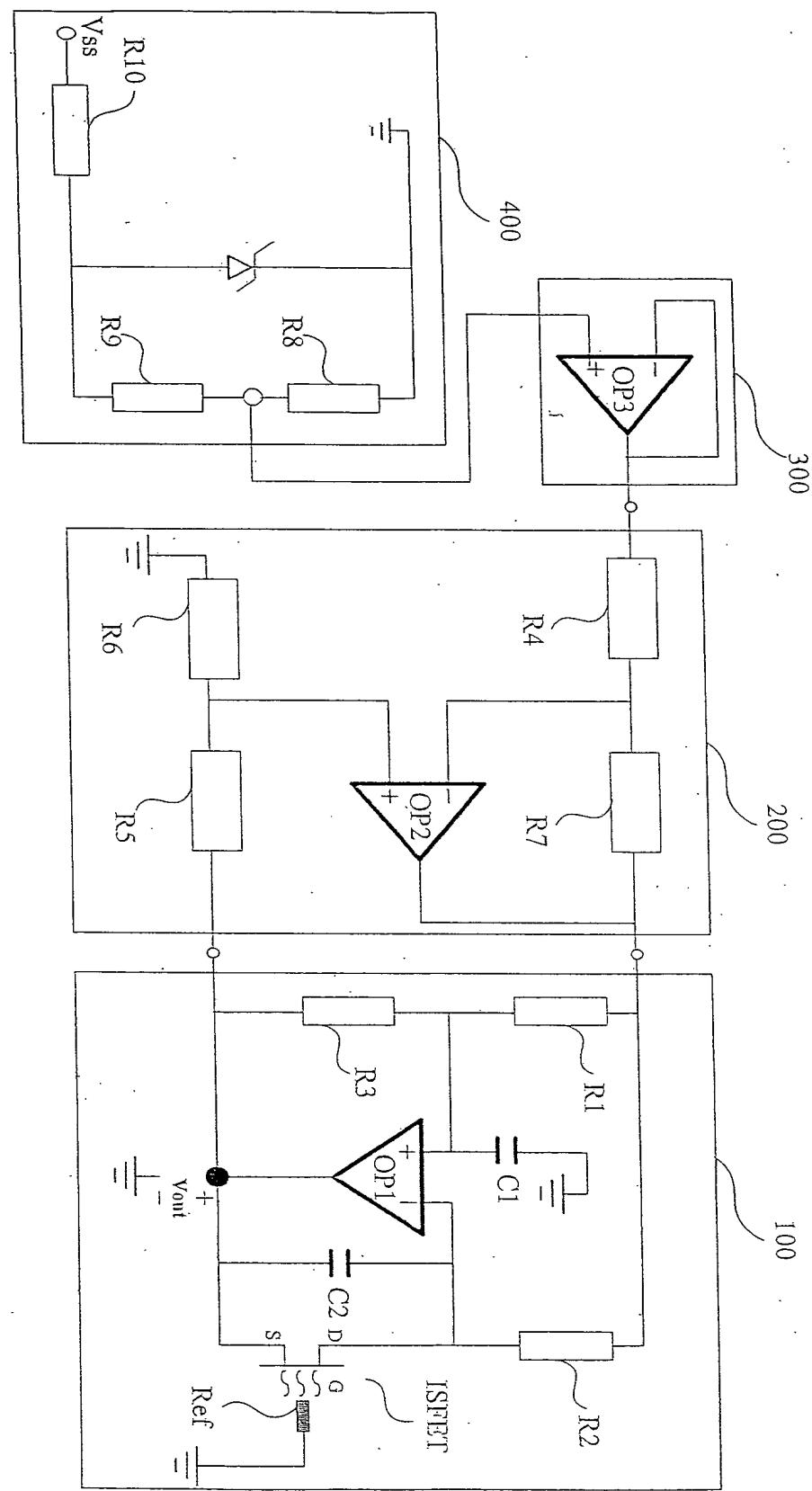


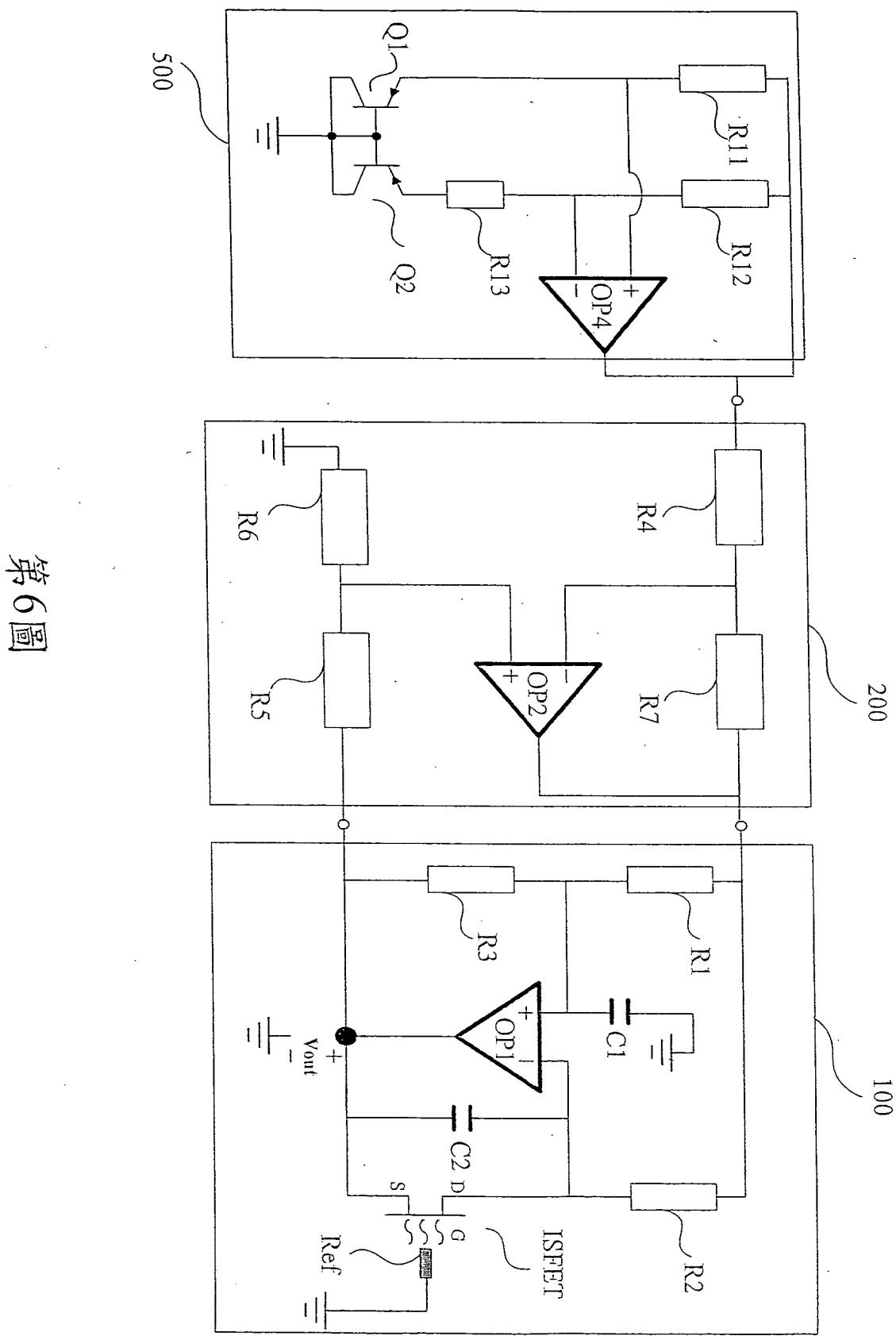
第3圖（先前技術）

第4圖

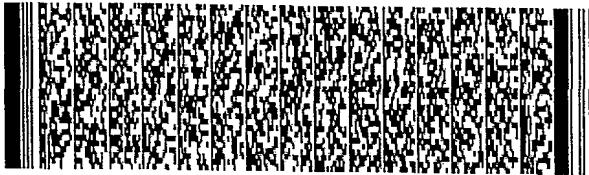


第5圖

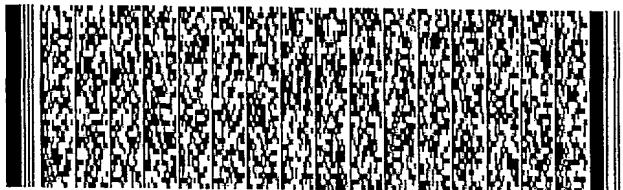




第 1/24 頁



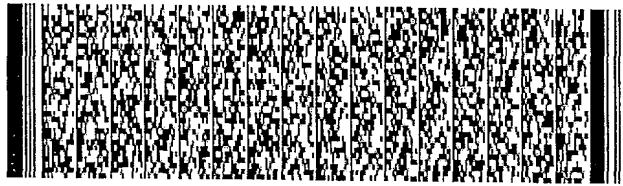
第 3/24 頁



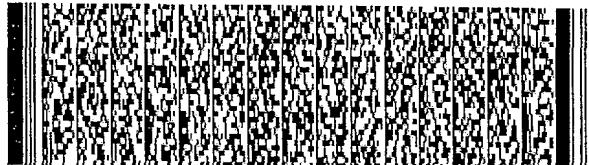
第 5/24 頁



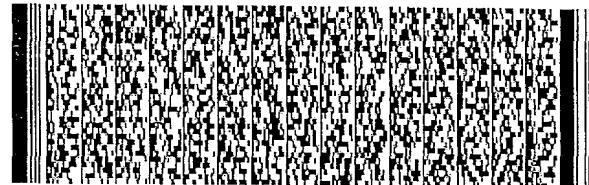
第 6/24 頁



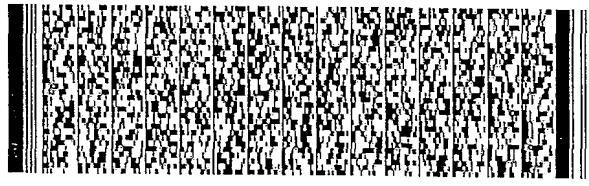
第 7/24 頁



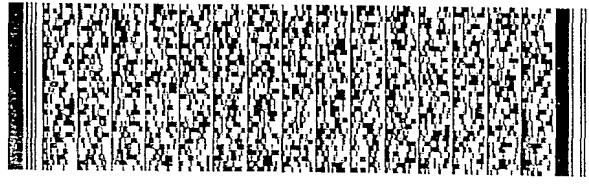
第 8/24 頁



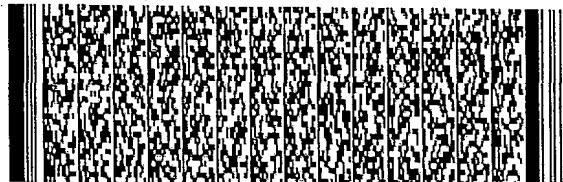
第 9/24 頁



第 10/24 頁



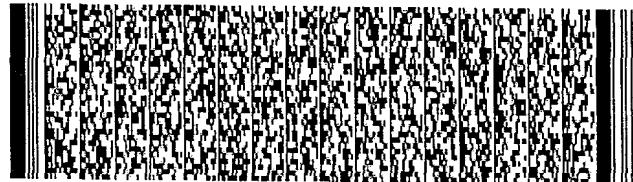
第 2/24 頁



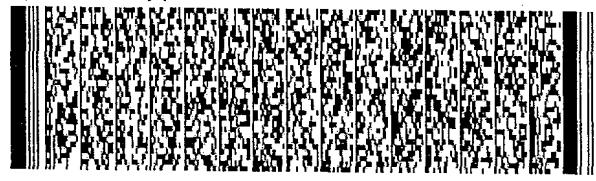
第 4/24 頁



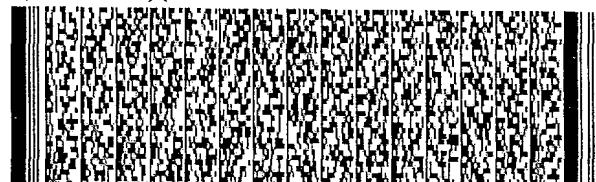
第 6/24 頁



第 7/24 頁



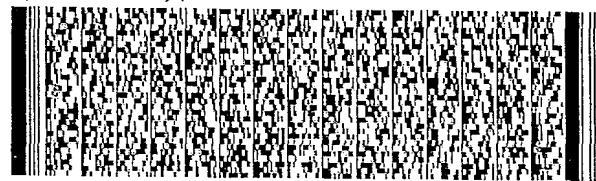
第 8/24 頁



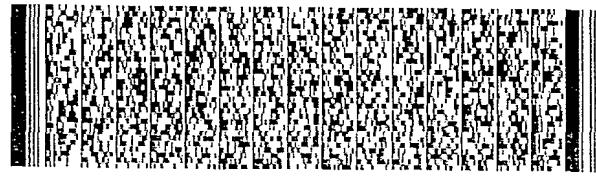
第 9/24 頁



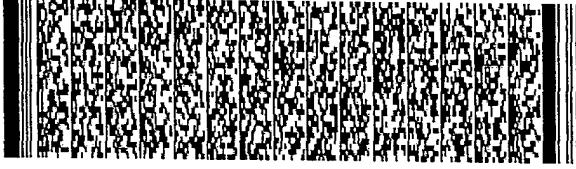
第 10/24 頁



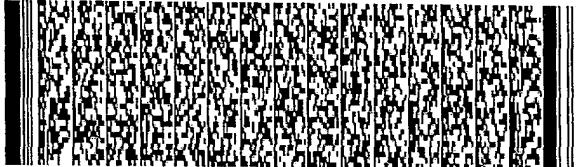
第 11/24 頁



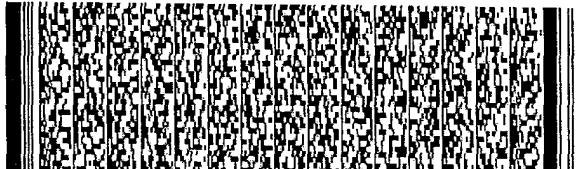
第 11/24 頁



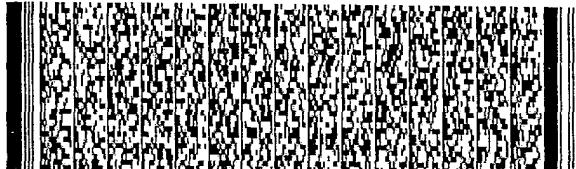
第 12/24 頁



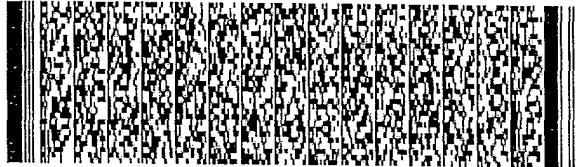
第 13/24 頁



第 14/24 頁



第 16/24 頁



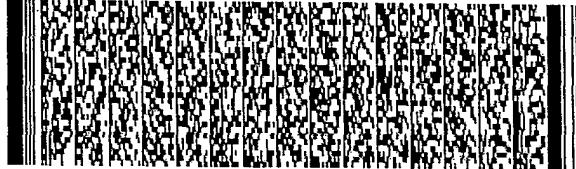
第 18/24 頁



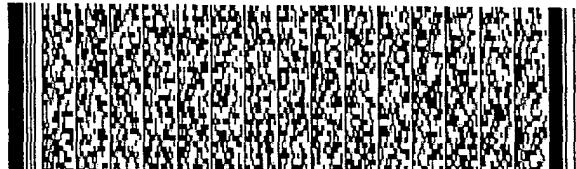
第 19/24 頁



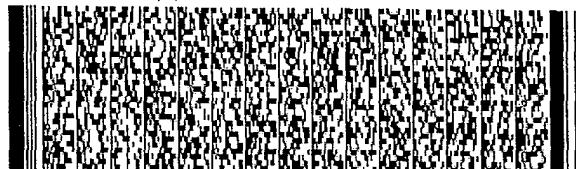
第 12/24 頁



第 13/24 頁



第 14/24 頁



第 15/24 頁



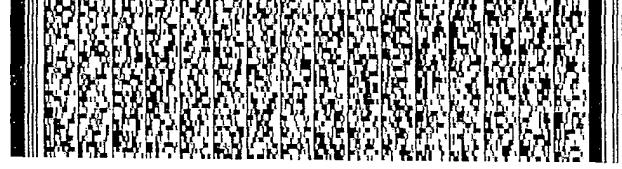
第 17/24 頁



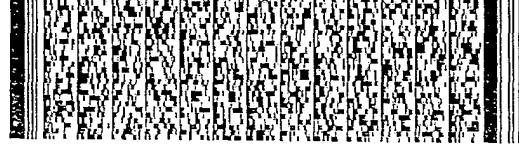
第 19/24 頁



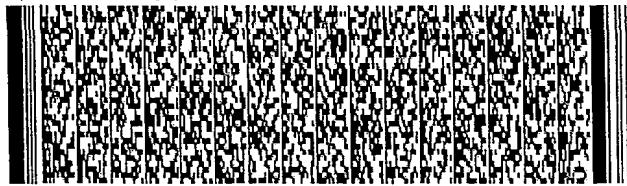
第 20/24 頁



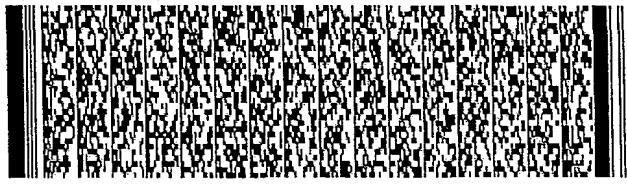
第 21/24 頁



第 22/24 頁



第 23/24 頁



第 24/24 頁

